

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **60007656 A**

(43) Date of publication of application: **16.01.85**

(51) Int. Cl

G11B 20/20

(21) Application number: **58114480**

(71) Applicant: **FUJITSU LTD**

(22) Date of filing: **25.06.83**

(72) Inventor: **KITAMURA YOSHIAKI
MIURA TAKAO**

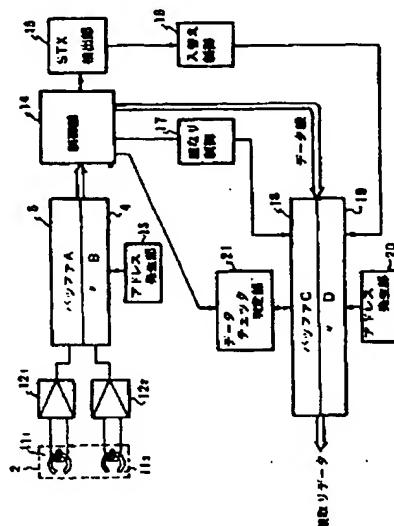
**(54) METHOD FOR CORRECTING SKEW OF
MAGNETICALLY RECORDED DATA**

(57) Abstract:

PURPOSE: To correct the skew of read data easily by providing an NRZi recording system with a means for displacing or shifting data bits.

CONSTITUTION: A head 2 consists of heads 11₁, 11₂ having two tracks respectively and data bits read out from respective heads are stored in buffer memories 3, 4 respectively. The coincidence of the contents of the buffers 3, 4 with an STX specified by a STX detecting part 15 is detected under control by a control part 14. In case of dissidence the contents of buffers 3, 4 are replaced by a replacing control part 16 and the replaced contents are stored in a buffer memory 19. If the contents of the buffers 3, 4 are overlapped, the contents are shifted right or left by an overlap control part 17 and the shifted contents are stored in a buffer memory 18. Even if the skew of the read data is generated, the skew can be easily corrected.

COPYRIGHT: (C)1985,JPO&Japio



⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
⑪ 公開特許公報 (A) 昭60-7656

⑫ Int. Cl.⁴
G 11 B 20/20

識別記号 廷内整理番号
8322-5D

⑬ 公開 昭和60年(1985)1月16日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 磁気記録データスキュ補正方式

⑮ 特願 昭58-114480

⑯ 出願 昭58(1983)6月25日

⑰ 発明者 北村芳明

川崎市中原区上小田中1015番地
富士通株式会社内

⑱ 発明者 三浦孝雄

川崎市中原区上小田中1015番地
富士通株式会社内

⑲ 出願人 富士通株式会社

川崎市中原区上小田中1015番地

⑳ 復代理人 弁理士 田坂善重

明細書

1. 発明の名称

磁気記録データスキュ補正方式

2. 特許請求の範囲

複数のトラックに書き込まれた単位の組のデータを読み取り、読み取られたデータのスキューを補正する方式において、該読み取られたデータを格納するための各トラックに対応に設けられるバッファメモリと、該バッファメモリの各データビットの左右を入れ替える手段と、該バッファメモリの各トラックデータ間のビットに差がありがある場合に該データビットを左右にシフトする手段とを設け、該バッファメモリのデータ中に予め定めたデータパターンが検出できない場合は、各データビットの入れ替えるあるいはシフトを行なつて読み取られたデータの補正を行なうようにしたことを特徴とする磁気記録データスキュ補正方式。

3. 発明の詳細な説明

(1) 発明の技術分野

本発明は、たとえば2トラックを1セットとしてデータを書き込み1ヘッドで読み取り符号化するNRZi記録方式を用いた場合、読み取りデータのスキューが発生しても容易に補正できるようにした磁気記録データスキュ補正方式に関するものである。

(2) 従来技術と問題点

従来、磁気記録装置で2トラック1ヘッドの記録再生部を設け、磁気媒体の上列に"1"のビットを反転"0"として記録し、下列に"0"のビットを反転"1"として記録しておき、これを1つのヘッドで順に再生し、A,Bバッファにそれぞれ正常データ、反転データが格納されるいわゆるNRZi(Non Return to Zero inverted)記録方式が多用されている。この方式を採用した装置では媒体とヘッドの相対的スキュー(誤行)に基づく上下列データの読み取りエラーが問題となるため、磁気媒体の走行は機械的にも非常に安定させることが要求されている。

従つて、返りにスキューがあつた場合でもビットの順番が入れ替わることとは発生しないのが普通で

あるが、たまたまスキューにより順番が入替る場合が起るとエラー処理は非常に困難であつた。第1図(a)～(c)は上述のスキューによる1トラック、2トラックデータとヘッド位置の関係を示すものである。

NRZi記録方式では最初ビット指定された開始符号(STX)が媒体から読み取られて一致が確認された後、任意のデータの読み取りが行なわれる。同図(a)は媒体1に記録された1トラック、2トラック2列のデータを示し、1トラックは"1"を反転"0"で、2トラックは"0"を反転"1"で示し、ヘッド2が横方向に相対移動してビット検出が行なわれる。この場合のSTXはたとえば2トラックで示すと複数"0"ビットと組合せ5ビットから成り、同図はヘッド2が正常位置にある場合で問題はない。同図(b)は若干ヘッドスキューがあり、1トラックと2トラックのビット位置にずれを生じているが1ビット以内であるため、辛うじて読み取り可能である。しかし、同図(c)では1トラックと2トラックのビットずれが1ビット間隔を越えビットの

順番が入替ることになるからエラー処理は非常に難しくなる。しかしSTXの場合には後尾5ビットに着目しこれらのビットが入替つたか否かは検出することができる。

これに対し、STXに後続するデータの場合には、任意のビットの組合せであるから、ビットの特定はできない。第1図の場合と同様にスキューにより1ビット以内のずれの場合は問題とならないが、1ビット以上のずれの場合にはエラー処理が難しくなる。

第3図(a)～(d)は1トラックと2トラックのデータ配列とヘッドの位置関係を示すものである。同図(a)は正常位置、同図(b)は読み取り可能な限界を示し、同図(c)、(d)はスキューにより同図(a)の位置から1ビット間隔だけ右または左へずらしたものであり、1トラックと2トラックのビットが重なつている。この位置を越えた場合には前述と同様にエラー処理が難かしくなる。

(3) 発明の目的

本発明の目的は2トラックを1セットとしてデ

ータを書き込み1ヘッドで読み取り符号化するNRZi記録方式を用いた場合、読み取りデータのスキューが発生しても容易に補正できるようにした磁気記録データスキュー補正方式を提供することである。

(4) 発明の構成

前記目的を達成するため、本発明の磁気記録データスキュー補正方式は複数のトラックに書き込まれた単位の組のデータを読み取り、読み取られたデータのスキューを補正する方式において、該読み取られたデータを格納するための各トラックに対応に設けられるバッファメモリと、該バッファメモリの各データビットの左右を入替える手段と、該バッファメモリの各トラックデータ間のビットに重なりがある場合に該データビットを左右にシフトする手段とを設け、該バッファメモリのデータ中に予め定めたデータパターンが検出できない場合は、各データビットの入替えあるいはシフトを行なつて読み取りデータの補正を行なうようにしたことを特徴とするものである。

(5) 発明の実施例

本発明の読み取りデータスキュー補正方式の原理を第1図(a)～(c)の開始符号(STX)の場合を第2図(a)～(c)により、第3図(a)～(d)のデータの場合を第4図(a)、(b)により説明する。

第2図(a)は第1図(c)のスキューによるずれか1ビット間隔以上となりビット順が入替つた場合に、これら1トラック、2トラックのデータを反転してバッファ(A)3、(B)4に格納したものであり、このままでは、同図(b)に示すSTXのビット列と一致しないから読み取り不能となる。

本発明では同図(b)に示すようなSTXの末尾5ビットの組①、②、③のうち④と⑤がビット順が入替つたものと考えられるから、同図(c)の④と⑤のごとく反転することにより、同図(b)のSTXと同一の符号が得られ、読み取り可能となる。

次にデータの場合には第3図(c)または(d)のように1ビットずれた場合には1トラックと2トラックのビットがヘッド2に示すように重なりを生じる。これを検出し、たとえば第3図(c)の場合の1トラックと2トラックのデータを第4図(d)に示す

バッファ (A) 3, バッファ (B) 4 にそれぞれ格納する。そして同図 (b) に示すように同図 (a) の重なり \ominus に対応しバッファ (B) 4 の "1" を右へ 1 ビットずらし \oplus の組合せとすることによりデータの補正が行なわれる。

第 5 図 (a), (b) は上述の本発明の原理に従う本発明の動作手順の流れ図である。

同図において、NRZi 記録方式による第 1 図 (a) に示すような媒体を磁気記録再生部のヘッドを通して、バッファメモリ A, B に格納した開始符号 STX として第 2 図 (a) に示したようなデータを読み出す。この STX につき同図 (b) に示すような末尾 5 ビットが指定ビットに一定するか否かをチェックする。一致すれば読み取り可能としてデータに移り、不一致ならば同図 (c) に示したような本発明の方法、すなわち最初右に入替え一致しなければ左に入替え、一致すれば前述の組合せ \ominus を \oplus , \oplus のように反転し、この反転したことを指示するフラグを付しておく。右も左も何れも一致しなければ読み取り不能となる。

次にバッファ A, B より後続のデータ部を読み出

す。そして第 4 図 (a) に示すように、上下の重なり \ominus があるか否かを調べ、重なりがなければ正値であり、上下が "10" であればバッファメモリ C に、"01" であればバッファメモリ D に入れ。

上下のビットに重なり \ominus がある場合には、第 4 図 (b) で説明したように、バッファ (B) 4 につき 1 を先にする "10" と、0 を先にする "01" の両方のデータをそれぞれバッファメモリ C, D に入れ、データ終了により第 5 図 (b) に移る。

フラグ付の STX とデータを設けたバッファメモリ C, D につき、データ全体で入替が必要なパターンを入替えた後、バッファ C, D の内容を 5 ビット単一でスキヤンし、バリティチェックと BCC または CRC のチェックを行ない、OK であれば読み取り終了とする。

第 6 図は本発明の実施例の構成説明図である。同図において、ヘッド 2 は 2 トランジクのヘッド 11₁, 11₂ より成り、それぞれプリアンプ 12₁, 12₂ を介して磁気媒体からの読み取りデータをアドレス発生部 13 でアクセスされるバッファメモリ (A) 3, (B)

4 に対し、第 2 図 (a), 第 4 図 (a) で示した内容を格納する。バッファ A, B の内容につき制御部 14 の制御により、STX 検出部 15 により指定された STX との一致を検出し、一致しなければ入替え制御部 16 において、第 2 図 (c) と第 5 図の流れ図で説明した方法により右か左への入替えフラグを付してデータ欄を介してアドレス発生部 20 でアクセスされるバッファメモリ (C) 18, (D) 19 に送る。

次にデータに移り、バッファ A, B の内容につき制御部 14 の制御により、重なり制御部 17 において第 4 図 (b) と第 5 図の流れ図で説明した方法により、バッファ (C) 18 に對しバッファ (D) 19 を右と左の両方にずらしたもの格納し、その各々につき制御部 14 の制御により、5 ビットずつスキヤンしてバリティチェック、BCC, CRC のチェックを行ない、エラーを棄て正しい読み取りデータを出力する。

(6) 発明の効果

以上説明したように、本発明によれば、NRZi 記録方式を用いた場合、読み取りデータスキヤンが絶

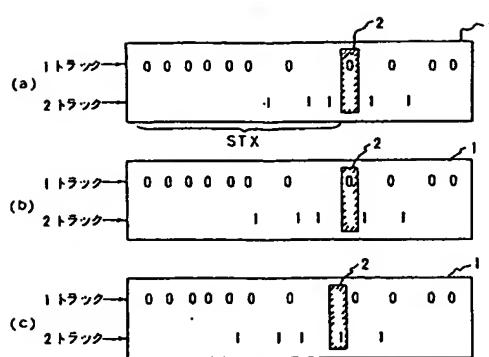
生し、ビット順が入替るような場合でも、STX に對しては入替え制御により、データに對しては重なり検出とエラーチェックにより補正が可能となり、正しい読み取りデータが得られる。従来スキヤンによりエラー処理が困難であつた場合でも、本発明の適用により救済することができるから読み取り機能の効率化に役立つところが大きいものである。

4. 図面の簡単な説明

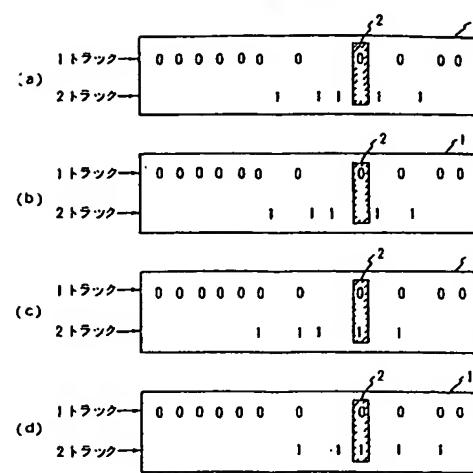
第 1 図、第 3 図は従来方式の説明図、第 2 図、第 4 図は本発明の方式の原理説明図、第 5 図は本発明の動作手順を示す流れ図、第 6 図は本発明の実施例の構成説明図であり、図中、1 は磁気媒体、2 は磁気ヘッド、3, 4, 18, 19 はバッファメモリ、14 は制御部、15 は STX 検出部、16 は入替え制御部、17 は重なり制御部、21 はデータチエック判定部を示す。

特許出願人 富士通株式会社
復代理人 井畠士 田坂啓直

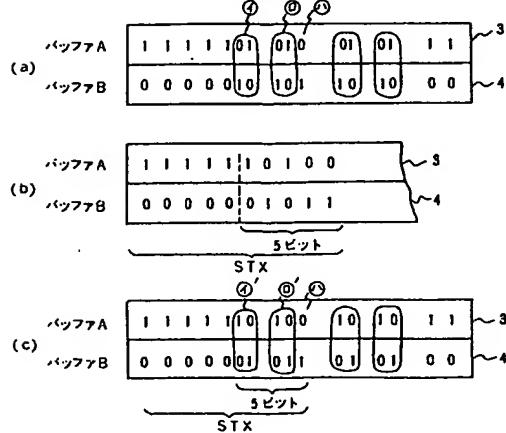
第1図



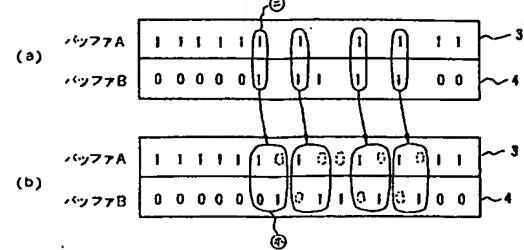
第3図



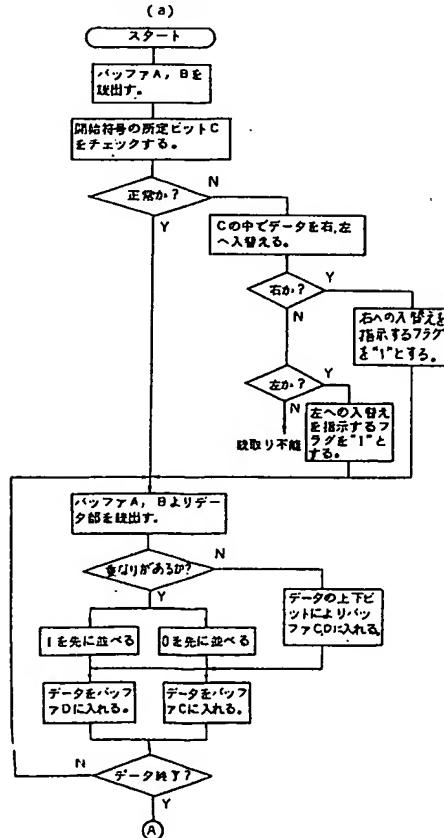
第2図



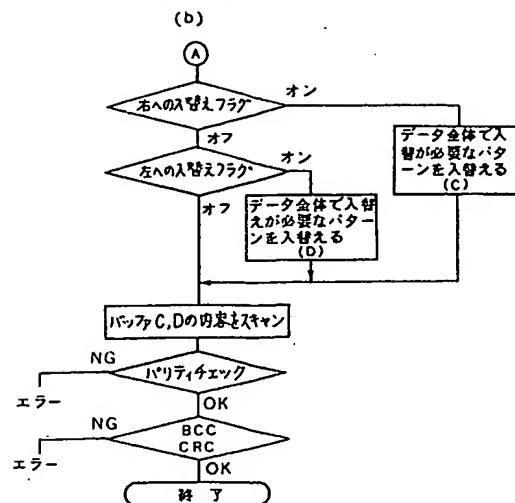
第4図



第5図



第 5 図



第 6 図

